

PAT-NO: JP411212899A

DOCUMENT-IDENTIFIER: JP 11212899 A

TITLE: CONNECTION SYSTEM OF COMPUTER AND
AUXILIARY STORAGE DEVICE

PUBN-DATE: August 6, 1999

INVENTOR-INFORMATION:

NAME

MIZUTA, MASAHIKO

COUNTRY

N/A

ASSIGNEE-INFORMATION:

NAME

MEIDENSHA CORP

COUNTRY

N/A

APPL-NO: JP10016542

APPL-DATE: January 29, 1998

INT-CL (IPC): G06F013/10, G06F003/06

ABSTRACT:

PROBLEM TO BE SOLVED: To provide the connection system of a computer and an auxiliary storage device, which eliminates the conversion of the computer for the change of the system where the auxiliary storage device connected to the computer is set to be the interface of a different specification.

SOLUTION: An emulation device 3 is connected to the computer 1 without changing the existed ST506 interface. The emulation device 3 is constituted of a serial/parallel conversion part 4, a parallel/serial

conversion part 5, a
data buffer 6, a storage circuit 7 having storage capacity
similar to that of
the auxiliary storage device and a control circuit 8
controlling them for
emulating the operation of the ST506 interface. A hard
disk drive can be
substituted for the storage circuit 7.

COPYRIGHT: (C)1999,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-212899

(43) 公開日 平成11年(1999) 8月6日

(51) Int.Cl.⁶

G 0 6 F 13/10
3/06

識別記号

3 4 0
3 0 1

F I

G 0 6 F 13/10
3/06

3 4 0 A
3 0 1 A

審査請求 未請求 請求項の数1 OL (全 4 頁)

(21) 出願番号 特願平10-16542

(22) 出願日 平成10年(1998) 1月29日

(71) 出願人 000006105

株式会社明電舎

東京都品川区大崎2丁目1番17号

(72) 発明者 水田 雅彦

東京都品川区大崎2丁目1番17号 株式会
社明電舎内

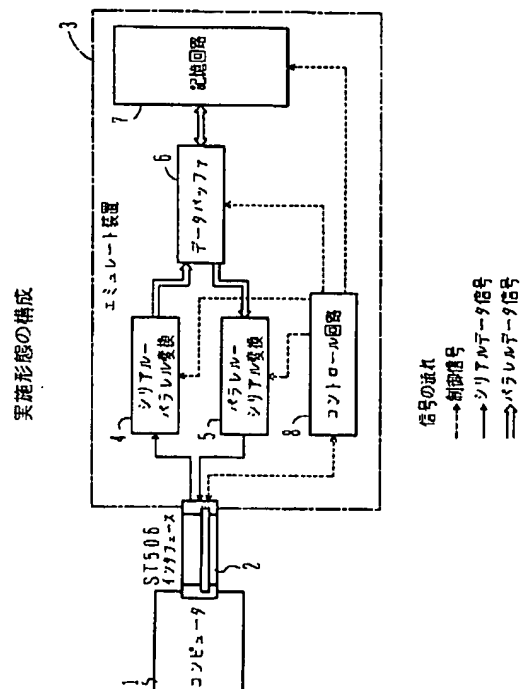
(74) 代理人 弁理士 志賀 富士弥 (外1名)

(54) 【発明の名称】 コンピュータと補助記憶装置の結合方式

(57) 【要約】

【課題】 コンピュータに別仕様の新規の補助記憶装置を結合しようとする、コンピュータに持つインタフェースを変更する必要がある。

【解決手段】 コンピュータ1に既設のST506インタフェースを変更することなく、エミュレート装置3を結合する。エミュレート装置3は、ST506インタフェースの動作をエミュレートするため、シリアル-パラレル変換部4とパラレル-シリアル変換部5と、データバッファ6と、補助記憶装置と同容量の記憶容量を持つ記憶回路7及びこれらを制御するコントロール回路8で構成する。記憶回路7に代えて、ハードディスクドライブとすることも含む。



【特許請求の範囲】

【請求項1】 コンピュータに結合する補助記憶装置を新規のインタフェースを持つ補助記憶装置に変更するための結合方式であって、

前記コンピュータが持つ既設のインタフェースの動作をエミュレートし、前記補助記憶装置の記憶容量をもつ記憶回路又は外部の補助記憶装置との間でデータを転送できるドライブを有するエミュレート装置を該コンピュータに結合することを特徴とするコンピュータと補助記憶装置の結合方式。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、コンピュータと補助記憶装置の結合方式に係り、特にコンピュータと補助記憶装置間のデータ転送のためのインタフェースの変更対策に関する。

【0002】

【従来の技術】コンピュータと補助記憶装置との間を接続するインタフェースとしては、ST506インタフェースがある。このインタフェースを使ったコンピュータと補助記憶装置間のデータ転送は、図3に示すフォーマットに従って行われる。

【0003】

【発明が解決しようとする課題】補助記憶装置のインタフェースは、その仕様がST506インタフェースのように、技術進歩によってインタフェースが陳腐化し、そのインタフェースに接続できる補助記憶装置の入手が困難な場合がある。

【0004】この結果、別のインタフェース仕様の補助記憶装置が利用できるよう、コンピュータを改造する必要が生じ、大掛かりな改造が必要となる。

【0005】本発明の目的は、コンピュータに接続される補助記憶装置を別仕様のインタフェースとするシステム変更にもコンピュータの改造を不要にしたコンピュータと補助記憶装置の結合方式を提供することにある。

【0006】

【課題を解決するための手段】本発明は、コンピュータが持つ既設のインタフェースにエミュレート装置を結合することにより、ST506インタフェースなどの既設のインタフェースを変えことなく新規の補助記憶装置を結合できるようにしたもので、以下の方式を特徴とする。

【0007】コンピュータに結合する補助記憶装置を新規のインタフェースを持つ補助記憶装置に変更するための結合方式であって、前記コンピュータが持つ既設のインタフェースの動作をエミュレートし、前記補助記憶装置の記憶容量をもつ記憶回路又は外部の補助記憶装置との間でデータを転送できるドライブを有するエミュレート装置を該コンピュータに結合することを特徴とする。

【0008】

【発明の実施の形態】図1は、本発明の実施形態を示す装置構成図であり、コンピュータ1が補助記憶装置との接続にST506インタフェース2を備える場合である。

【0009】このコンピュータ1の補助記憶装置としてST506インタフェースをエミュレートするエミュレート装置3を接続する。エミュレート装置3は、ST506インタフェースのエミュレート動作を行うために以下のブロックで構成されている。

10 【0010】シリアル-パラレル変換部4は、コンピュータ1からエミュレート装置3へのデータ書き込み動作の際、コンピュータからのMFM (Modified Frequency Modulation) 符号化されたシリアルデータを、クロックとデータに分離し、パラレルデータに変換する。

【0011】パラレル-シリアル変換部5は、シリアル-パラレル変換部3とは逆に、コンピュータ1がエミュレート装置3からデータを読み込む際、データバッファ6からのパラレルデータをMFM復号化し、シリアルデータに変換する。

【0012】これら変換部4及び5は、アナログ回路で構成される他に、ディジタル回路で構成するものもある。

【0013】データバッファ6は、シリアル-パラレル変換部4が変換したパラレルデータを一時的に保存し、逆にパラレル-シリアル変換部5に与えるパラレルデータを一時的に保存する。

【0014】記憶回路7は、ST506インタフェースを有する補助記憶装置1台分と同容量以上のデータを記憶する機能を持つ。この記憶回路7の実現には、半導体記憶装置 (RAMなどのメモリ素子) を用いる。

【0015】コントロール回路8は、変換部4、5とデータバッファ6及び記憶回路7を制御し、図3のフォーマットでコンピュータ1と記憶回路7との間のデータ転送にエミュレート動作のための制御を行う。

【0016】コントロール回路8は、その動作をステートマシンによって構成されており、その動作を司るステートマシンの状態遷移図を図2に示す。図2の状態遷移図において、楕円で囲っている部分が各動作のステートとなる。そのステート時の、おのおのが図3のトラックフォーマットに対応し、エミュレート装置3のST506のエミュレート動作を実現している。各ステートは1バイト転送毎にステートへ移る。但し、自分のステートに戻ってくる矢印で (×n (自然数)) と記述されているステートは、nバイト転送するまでそのステートの動作を行う。

【0017】コントロール回路8は、図3に示す状態遷移図で動作し各ブロックを制御することによって、図3のトラックフォーマットでデータ転送が行えるように擬似的に磁気ディスクが回転しているように見せかけ、あ

3

たかもコンピュータ1にはST506インタフェースを有する補助記憶装置が接続されているようにすることができる。

【0018】これにより、コンピュータ1は、ST506インタフェースを持つ構成を改造する事なく新規の補助記憶装置と結合したシステム構成とすることができる。

【0019】なお、図1の構成で、記憶回路7をST506インタフェースを有するハードディスク装置1台分と同容量以上のデータを記憶することができる回路とし

て、別のインタフェースを持つハードディスクドライブとすることもできる。

【0020】また、コンピュータ1がST506インタフェースとは別仕様のインタフェースを持つ場合、その仕様に合わせたエミュレート装置を結合することで同等の作用効果を得ることができる。

【0021】

【発明の効果】以上のとおり、本発明によれば、コンピュータが持つ既設のインタフェースにエミュレート装置

4

を結合するため、コンピュータはST506インタフェースなどの既設のインタフェースを変えることなく別仕様の新規の補助記憶装置を結合できる効果がある。

【図面の簡単な説明】

【図1】本発明の実施形態を示す装置構成図。

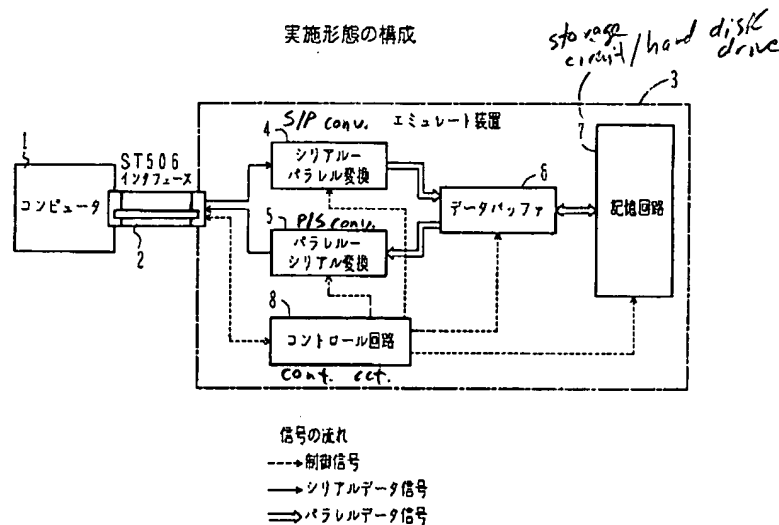
【図2】実施形態におけるエミュレート動作のためのステートマシン状態遷移図。

【図3】ST506インタフェースのトラックフォーマット。

【符号の説明】

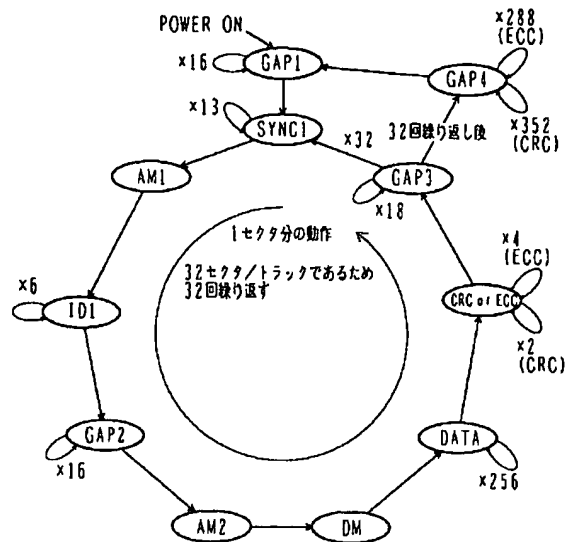
- 1…コンピュータ
- 2…ST506インタフェース
- 3…エミュレート装置
- 4…シリアル-パラレル変換部
- 5…パラレル-シリアル変換部
- 6…データバッファ
- 7…記憶回路
- 8…コントロール回路

【図1】



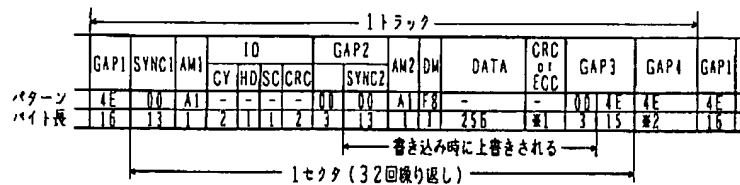
【図2】

ステートマシン状態遷移図



【図3】

トラックフォーマット



#1-CRC:2バイト/ECC:4バイト
 #2-CRC:352バイト/ECC:288バイト